

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-179518

(43)Date of publication of application : 27.06.2003

(51)Int.Cl.

H04B 1/44
// H03H 9/17
H03H 9/25
H03H 9/70

(21)Application number : 2001-375883

(71)Applicant : UBE ELECTRONICS LTD

(22)Date of filing : 10.12.2001

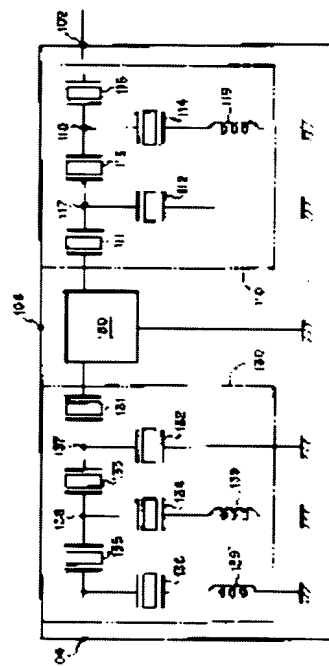
(72)Inventor : NISHIMURA KOSUKE
MASUI EIJI
KIMURA HIROBUMI

(54) FILTER USING THIN-FILM PIEZOELECTRIC RESONATOR, AND DUPLEXER

(57)Abstract:

PROBLEM TO BE SOLVED: To perform in a duplexer its miniaturization, the improvement of its power resistance, the facilitation of its manufacture, and the reduction of its cost.

SOLUTION: There are formed, by using a common board comprising a laminated body including a plurality of ceramic sheets and pattern-form conductor films, a transmission-band filter 110 including thin-film piezoelectric resonators 111-115, a reception-band filter 130 including thin-film piezoelectric resonators 131-136, a transmission port 102, a reception port 104, and an antenna port 106. Also, in the board, there is provided a phase matching circuit 150 formed out of the pattern-form conductor films and connected with the antenna port 106, the transmission-band filter 110, and the reception-band filter 130. Further, the transmission-band filter 110 and the reception-band filter 130 include respectively an inductor 119 and inductors 139, 139' which are formed respectively out of the pattern-form conductor films of the board.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2003-179518

(P 2003-179518A)

(43) 公開日 平成15年6月27日 (2003. 6. 27)

(51) Int. Cl. 7

識別記号

F I

テマコード (参考)

H 0 4 B 1/44
 // H 0 3 H 9/17
 9/25
 9/70

H 0 4 B 1/44
 H 0 3 H 9/17
 9/25
 9/70

5J097
 F 5J108
 A 5K011

審査請求 未請求 請求項の数 16 O L

(全 10 頁)

(21) 出願番号 特願2001-375883 (P2001-375883)

(22) 出願日 平成13年12月10日 (2001. 12. 10)

(71) 出願人 397047279

宇部エレクトロニクス株式会社

山口県美祿市大嶺町奥分字麦川2023番地2

(72) 発明者 西村 浩介

山口県宇部市大字小串1978番地の5 宇部
興産株式会社宇部研究所内

(72) 発明者 升井 英治

山口県宇部市大字小串1978番地の5 宇部
興産株式会社宇部研究所内

(74) 代理人 100065385

弁理士 山下 稔平

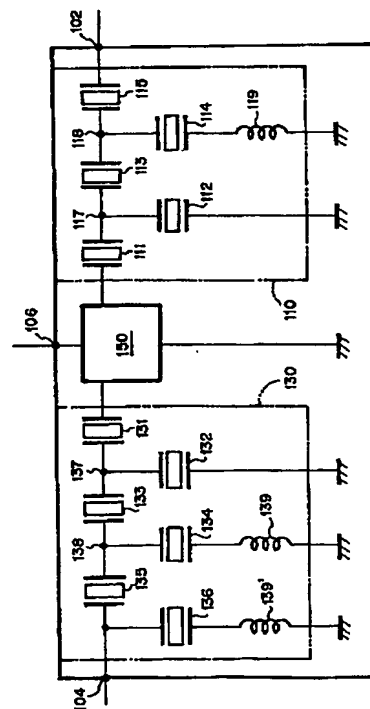
最終頁に続く

(54) 【発明の名称】 薄膜圧電共振器を用いたフィルタ及び送受切換器

(57) 【要約】

【課題】 送受切換器において、小型化、耐電力向上、製造容易化及びコスト低減をはかる。

【解決手段】 薄膜圧電共振器 111~115 を含む送信帯域フィルタ 110、薄膜圧電共振器 131~136 を含む受信帯域フィルタ 130、送信ポート 102、受信ポート 104 及びアンテナポート 106 は、複数のセラミックシート及びパターン状導体膜を含む積層体からなる共通の基板を用いて形成されている。基板には、パターン状導体膜を用いて形成され且つアンテナポート 106 と送信帯域フィルタ 110 及び受信帯域フィルタ 130 とに接続された位相整合回路 150 が設けられている。送信帯域フィルタ 110 及び受信帯域フィルタ 130 は、それぞれ基板のパターン状導体膜を用いて形成されたインダクタ 119, 139, 139' を含んでいる。



【従来の技術及び発明が解決しようとする課題】セルラ電話機のRF回路部には常に小型化が求められる。最近では、セルラ電話機に多様な機能を付与することが要望されており、その実現のためにはできるだけ多くのコンポーネントを組み込むことが好ましく、一方でセルラ電話機の大きさには制約があるので、結局、機器における実装密度を高めることが必要となる。そのため、特にRF回路部に対する専有面積（実装面積）及び高さの低減の要求が厳しく、従ってRF回路部を構成するコンポーネントについても専有面積及び高さの低いものが求められている。また、低コストに製造できるように、各コンポーネントをできるだけ単一の部品で構成することが要求されている。特に、RF回路部を構成するコンポーネントの1つである送受切換器に関しては、耐電力が求められ、電力供給に対して破壊や特性劣化を起こさないことが必要である。

【0003】現在、この送受切換器は、セラミックフィルタやSAW（弾性表面波）フィルタを利用している。セラミックフィルタは、モノリシック化が可能で安価であるが、共振器の損失が大きく、それをカバーするために約 $23 \times 7 \times 5$ mmの寸法が必要であり、実装面積や高さの低減の要求を十分に満たすことができない。一方、SAWフィルタは、小型であるが、高周波での耐電力に問題があり、送信の出力電力にサージが生ずると故障する可能性がある。また、特性改善のために、電子スイッチを併用した回路を構成することもできるが、その場合には回路構成が複雑になり、高価になる。

【0004】このような事情に鑑みて、特開2001-24476号公報には、送信帯域と受信帯域との分離が少なく、さらに高い電力レベルが要求されるCDMA-PCS装置等の用途における利用を可能にする送受切換器が提案されている。この送受切換器は、送信用帯域フィルタと受信用帯域フィルタと90度移相器との3つの部品から構成されている。各フィルタを構成している薄膜圧電共振器（Film Bulk Acoustic Resonator: “FBAR”と略称される）は非常に小型で高性能である。しかし、90度移相器はそれぞれのフィルタを構成している薄膜圧電共振器とは別個のものであり、インダクタ及びキャパシタの受動部品からなるものである。このため、特開2001-24476号公報に記載の送受切換器は、複数のフィルタ及び90度移相器を1枚の基板に搭載する必要があるが、モノリシック化が難しく、十分な低コスト化は困難である。また、この送受切換器の90度移相器を伝送線路により形成することも可能であるが、その場合には少なくとも十数mmの長さが必要となり、フィルタに比べかなり大きなスペースが必要となり、小型化には不向きである。即ち、小型化に適しているという薄膜圧電共振器の特長を十分に生かすことができない。

【0005】また、送受切換器を上述した用途に用いる

場合、各フィルタにおいて中心周波数の4%までのパスバンド幅が要求される（例えば、中心周波数が2GHzの場合には約80MHzの通過帯域幅になる）。しかし、この用途に使用される薄膜共振器の圧電材料は主としてAlNやZnOからなっており、その場合には上記所要のパスバンド幅を容易に達成はできない。これは、パスバンド幅が材料パラメータの電気機械結合係数（K₂）により制限されるためである。このような問題を解決する1つの方法として、特開2001-244704号公報には、薄膜共振器に直列あるいは並列に外部インダクタ素子を接続することで、材料の有効K₂が増大したかのようにして、広いパスバンド幅を得ることが提案されている。しかし、この方法には、インダクタ素子を外付けにすることでフィルタ形状全体が大きくなるという欠点がある。

【0006】本発明は、上記事情に鑑みてなされたものであり、薄膜圧電共振器を用いた送信用フィルタと薄膜圧電共振器を用いた受信用フィルタとを結びつける整合回路や各フィルタの有用なパスバンド幅を得るためのインダクタ等の受動素子を送信用フィルタ及び受信用フィルタとモノリシックに形成することにより、小型で、耐電力が良好で、製造が容易でコスト低減が可能な送受切換器を提供することを目的とするものである。

【0007】また、本発明は、以上の様な送受切換器に使用されるフィルタを提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明によれば、以上の如き目的を達成するものとして、送信ポート、受信ポート及び送受共用ポートと；前記送信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第1の直列素子及び薄膜圧電共振器からなる第1の分路素子を備えた第1の回路を含んでおり、送信通過周波数帯域を有する送信帯域フィルタと；前記受信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第2の直列素子及び薄膜圧電共振器からなる第2の分路素子を備えた第2の回路を含んでおり、受信通過周波数帯域を有する受信帯域フィルタと；を含んで構成される送受切換器において、前記送信ポート、前記受信ポート、前記送受共用ポート、前記送信帯域フィルタ及び前記受信帯域フィルタは共通の基板を用いて形成されており、該基板はセラミック基板であり且つ少なくとも内部にパターン状導体膜を有しており、前記基板には前記パターン状導体膜を用いて形成され且つ前記送受共用ポートと前記送信帯域フィルタ及び前記受信帯域フィルタとに接続された位相整合回路が設けられていることを特徴とする送受切換器、が提供される。

【0009】本発明の一態様においては、前記位相整合回路は、前記送受共用ポートとの接続端から前記送信帯域フィルタとの接続端までの長さ及び前記送受共用ポー

の場合、その交流信号によって、圧電共振器スタック22が共振する。スタック22を構成する層内における音速が各層を構成する材料ごとに異なるため、圧電共振器スタック22の共振周波数は、物理的厚さではなく、圧電層12や電極層18、20内の音速とそれらの物理的厚みとを考慮した重み付き厚さにより決まる。

【0021】図5は、図3及び図4のものとは異なる薄膜圧電共振器の模式的断面図である。この例は、貫通孔14により形成されるエアーギャップの代わりに、音響インピーダンス変換器30を用いていること以外は、図3及び図4のものと同様である。

【0022】図6は、以下のような薄膜圧電共振器10の素子等価回路を示す。個々の共振器は、等価インダクタンス(L_m)及び等価キャパシタンス(C_m)によって直列共振を生じ、更にこれら及び等価キャパシタンス(C_o)によって前記直列共振より高い共振周波数の並列共振を生ずる。

【0023】再び図2を参照して、送信帯域フィルタ110及び受信帯域フィルタ130について更に詳細に説明する。

【0024】送信帯域フィルタ110は、薄膜圧電共振器からなる第1の直列素子としての直列共振素子111、113、115と薄膜圧電共振器からなる第1の分路素子としての分路共振素子112、114とにより第1の回路としての梯子型回路を形成するように接続された(2+1/2)段の帯域フィルタである。梯子型回路は、圧電共振器を用いて帯域フィルタを形成する一般的な手法である。直列共振素子111、113、115は、第1のポート(送信ポート)102と位相整合回路150との間を接続している。分路共振素子112は、グラウンドと直列共振素子111、113間のノード117との間を接続している。分路共振素子114は、グラウンドと直列共振素子113、115間のノード118との間を接続している。尚、図示されている様に、分路共振素子114とグラウンドとの間にはインダクタ119が介在している。該インダクタ119は、フィルタ特性を所望のものに近付ける(即ちフィルタ特性を向上させる)ための受動素子として機能する。このインダクタ119のインダクタンスを適宜設定することにより、送信帯域フィルタ110のパスバンドを所望のものに近付けることができる。

【0025】受信帯域フィルタ130は、薄膜圧電共振器からなる第2の直列素子としての直列共振素子131、133、135と薄膜圧電共振器からなる第2の分路素子としての分路共振素子132、134、136とにより第2の回路としての梯子型回路を形成するように接続された3段の帯域フィルタである。直列共振素子131、133、135は、第2のポート(受信ポート)104と位相整合回路150との間を接続している。分路共振素子132は、グラウンドと直列共振素子131、1

33間のノード137との間を接続している。分路共振素子134は、グラウンドと直列共振素子133、135間のノード138との間を接続している。分路共振素子136は、グラウンドと第2のポート(受信ポート)104との間を接続している。尚、図示されている様に、分路共振素子134、136とグラウンドとの間には、それぞれインダクタ139、139'が介在している。該インダクタ139、139'は、フィルタ特性を所望のものに近付ける(即ちフィルタ特性を向上させる)ための受動素子として機能する。これらのインダクタ139、139'のインダクタンスを適宜設定することにより、受信帯域フィルタ130のパスバンドを送信帯域フィルタ110のパスバンドとは異なる所望のものに近付けることができる。

【0026】位相整合回路150は第3のポート(送受共用ポートとしてのアンテナポート)106、送信帯域フィルタ110の直列共振素子111、及び受信帯域フィルタ130の直列共振素子131と、それぞれ接続されている。なお、図1及び図2では位相整合回路150はグラウンドに接続されているが、位相整合回路150はグラウンドに接続されていなくてもよい。

【0027】図7は、位相整合回路150の例を示す回路図である。図7(a)では、位相整合回路150は、アンテナポート106と送信帯域フィルタ110との間に配置されたインダクタL1及びキャパシタC1を含む送信側部分、及び、アンテナポート106と受信帯域フィルタ130との間に配置されたインダクタL2及びキャパシタC2を含む受信側部分を用いて形成されている。図7(b)では、位相整合回路150は、アンテナポート106と受信帯域フィルタ130との間に配置されたインダクタL1、L2及びキャパシタCを含む受信側部分のみを用いて形成されている。送信側部分のみを用いて位相整合回路150を形成することも可能である。図7(c)では、位相整合回路150は、アンテナポート106との接続端から送信帯域フィルタ110との接続端までのラインパターン状の導体膜S1、及び、アンテナポート106との接続端から受信帯域フィルタ130との接続端までのラインパターン状の導体膜S2を用いて形成されており、ここで、送信帯域フィルタ110の中心周波数を f_t とし、受信帯域フィルタ130の中心周波数を f_r とし、光速を c とし、導体膜S1、S2の形成されている基板16の実効比誘電率を ϵ_r として、導体膜S1の長さが $(\lambda_r/4) = c/[4\sqrt{(\epsilon_r) f_r}]$ となり且つ導体膜S2の長さが $(\lambda_t/4) = c/[4\sqrt{(\epsilon_r) f_t}]$ となるように、設定されている。 λ_t 、 λ_r はそれぞれ周波数 f_t 、 f_r に対応する波長である。

【0028】適切に設定された位相整合回路150が存在することで、第1のポート(送信ポート)102に印加される送信信号は第1のポート(送信ポート)102

ており、即ちインダクタ 120 は直列共振素子 113, 115 に対して並列に接続されている。各直列共振素子の等価キャパシタ C。とインダクタ 120 との間で追加の共振回路が形成され、これにより、所望の減衰帯域内（特に通過帯域に近く且つ該通過帯域より高い周波数）に新しい減衰極が形成され、少ない段数で一層よい送信フィルタ特性を得ることができる。

【0038】また、本実施形態では、ノード 137 と第 2 のポート（受信ポート）104 とが、追加受動素子たるキャパシタ 140 で接続されており、即ちキャパシタ 140 は直列共振素子 133, 135 に対して並列に接続されている。各直列共振素子とキャパシタ 140 との間で追加の共振回路が形成され、これにより、所望の減衰帯域内（特に通過帯域に近く且つ該通過帯域より低い周波数）に新しい減衰極が形成され、少ない段数で一層よい受信フィルタ特性を得ることができる。

【0039】尚、以上の実施形態では位相整合回路 150 を 1 つ用いたが、本発明では 2 つ以上の位相整合回路を用いることも可能である。

【0040】

【発明の効果】以上説明したように、本発明の送受切換器によれば、送信ポート、受信ポート、送受共用ポート、薄膜圧電共振器を含む送信帯域フィルタ及び薄膜圧電共振器を含む受信帯域フィルタをパターン状導体膜を含む共通のセラミック基板を用いて形成しており、該セラミック基板においてパターン状導体膜を用いて位相整合回路を形成しているため、小型化、耐電力の向上、製造の容易化及びコスト低減が可能である。

【0041】また、本発明のフィルタによれば、薄膜圧電共振器からなる直列素子及び薄膜圧電共振器からなる分路素子を第 1 のポート及び第 2 のポートとともにパターン状導体膜を含む共通のセラミック基板を用いて形成しており、該セラミック基板においてパターン状導体膜を用いて受動素子を設けているため、小型化、耐電力の向上、製造の容易化及びコスト低減が可能である。

【図面の簡単な説明】

【図 1】本発明の送受切換器の構成を示すブロック図である。

【図 2】本発明の送受切換器の回路構成図である。

【図 3】薄膜圧電共振器の模式的平面図である。

【図 4】図 3 の X-X 断面図である。

【図 5】薄膜圧電共振器の模式的断面図である。

【図 6】薄膜圧電共振器の素子等価回路図である。

【図 7】位相整合回路の例を示す回路図である。

【図 8】本発明の送受切換器の斜視図である。

【図 9】図 8 の部分断面図である。

【図 10】パターン状導体膜により基板中に形成される受動素子の例を示す模式的斜視図である。

【図 11】本発明の送受切換器の更に別の回路構成図である。

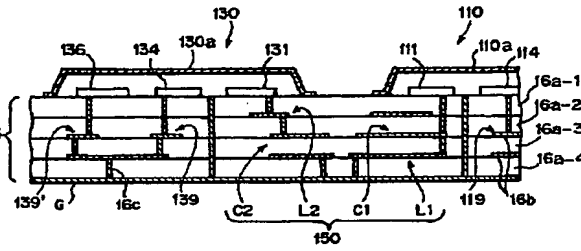
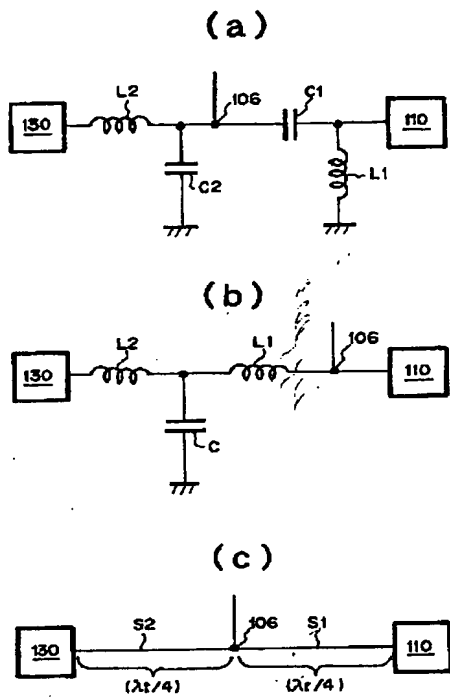
【図 12】セラミック基板に対する圧電共振器スタックの取り付け形態を示す図である。

【符号の説明】

10	10	薄膜圧電共振器
	12	圧電層
	14	貫通孔
	14'	凹部
	16	セラミック基板
	16a-1, 16a-2, 16a-3, 16a-4	セラミックシート
	16b	パターン状導体膜
	16c	スルーホール導体
	18, 20	電極層
20	22	圧電共振器スタック
	26, 28	電極端子
	30	音響インピーダンス変換器
	100	送受切換器
	102	送信ポート
	104	受信ポート
	106	アンテナポート
	110	送信帯域フィルタ
	110a	カバー部材
	111, 113, 115	送信帯域フィルタの直列共振素子
30	112, 114	送信帯域フィルタの分路共振素子
	117, 118	ノード
	119, 120	インダクタ
	130	受信帯域フィルタ
	130a	カバー部材
	131, 133, 135	受信帯域フィルタの直列共振素子
	132, 134, 136	受信帯域フィルタの分路共振素子
40	137, 138	ノード
	139, 139'	インダクタ
	140	キャパシタ
	150	位相整合回路

【図 7】

【図 9】



【図 10】

【図 11】

